

# Analiza potiskivanja šuma primenom integrišućeg analogno-digitalnog konvertora

Milan Šaš

Katedra za električna  
merenja/Department za energetiku,  
elektroniku i telekomunikacije  
Fakultet tehničkih nauka  
Novi Sad, Srbija  
milansas@uns.ac.rs  
<https://orcid.org/0000-0001-7986-9910>

Nikola Vukajlović

Katedra za energetsku elektroniku i  
pretvarače/Department za energetiku,  
elektroniku i telekomunikacije  
Fakultet tehničkih nauka  
Novi Sad, Srbija  
nikolavuk@uns.ac.rs  
<https://orcid.org/0000-0003-3912-9277>

Dragan Pejić

Katedra za električna  
merenja/Department za energetiku,  
elektroniku i telekomunikacije  
Fakultet tehničkih nauka  
Novi Sad, Srbija  
pejicdra@uns.ac.rs  
<https://orcid.org/0000-0002-8380-018X>

Tatjana Grbić

Katedra za matematiku/Department za  
opšte discipline u tehnici  
Fakultet tehničkih nauka  
Novi Sad, Srbija  
tatjana@uns.ac.rs  
<https://orcid.org/0000-0002-4236-7164>

**Abstract**—Ovaj rad je nastao u okviru istraživanja vezanih za karakterizaciju superkondenzatorskih modula (SCM). SCM su realizovani rednim i paralelnim povezivanjem mnoštva superkondenzatora (SC) kako bi se dobili moduli za skladištenje električne energije pri naponu reda 100 V i struji reda 10 A. Za ispitivanje SCM je korišćen prekidački izvor koji je karakterisan značajnim nivoom smetnje. U ispitivanju su kao ampermetar i voltmetar korišćeni elektronski multimetri sa ugrađenim integrišućim analogno-digitalnim konvertorom (IADC) koji su poznati po sposobnosti potiskivanja šuma. Cilj rada je poređenje nivoa potiskivanja šuma kada se koriste IADC i standardni sampling analogno-digitalni konvertor (SADC). Prikazani su rezultati simulacije napisane u Python programskom jeziku. Simulacionim putem su poredene greške pri određivanju modula i faznog stava impedanse SCM korišćenjem IADC u odnosu na korišćenje SADC u istim uslovima.

**Ključne reči**—superkondenzator, IADC, SADC, MCM simulacija, FLUKE 8846A, Python

## I. UVOD

Integrišući analogno-digitalni konvertor (eng. integrating analog-to-digital converter - IADC) [1] je posebna klasa AD konvertora koja vrši usrednjavanje ulaznog signala u toku unapred definisanog vremenskog intervala  $T_{INT}$ . Rezultat AD konverzije je vrednost koja predstavlja srednju vrednost ulaznog signala tokom trajanja intervala  $T_{INT}$ . Prednost korišćenja IADC, u odnosu na AD konvertor koji uzima odbirke (eng. sampling analog-to-digital converter - SADC), koja potiče iz načina funkcionisanja jeste otpornost na visokofrekventne smetnje u vidu šuma u signalu. Primena IADC je najčešća u industrijskim uslovima, kada je, tokom procesa merenja, prisutan visok nivo šuma na umnošcima mrežne frekvencije. Još jedna značajna primena IADC je u merenjima kada se kao izvor signala koristi prekidački izvor napajanja, koji unosi šum na prekidačkoj frekvenciji, reda desetina kHz. Razlog za korišćenje prekidačkog

izvora napajanja jeste mogućnost dobijanja napona reda 100 V i struje reda 10 A. Ovakvi signali, sinusnog oblika, poželjni su u merenjima na superkondenzatorskom modulu (eng. Super capacitor module - SCM). Superkondenzatorski modul je napravljen tako da je njegov nazivni napon reda stotinu V i nazivne vrednosti reda farada. Ovakvi kondenzatorski moduli su pogodni za korišćenje kao skladište energije u solarnim ili vetroelektranama. Još jedna primena se nalazi u automobilskoj industriji, u konstrukciji automobila na električni i hibridni pogon, kao skladište električne energije od koga se očekuje da nadoknadi nedostatke litijumske baterije tokom prelaznih procesa, kada je potrebno isporučiti veću količinu energije u malom vremenskom periodu. Najčešće, ovakav SCM je sačinjen od manjih ćelija, superkondenzatora, nazivnog napona reda nekoliko volti i nazivne vrednosti reda stotina farada. Vezivanjem ovakvih superkondenzatora (eng. super capacitor - SC) u redne i/ili paralelne veze dobija se SCM. U eksperimentima [2] [3] je pokazan princip merenja modula i faznog stava impedanse SC gde su korišćeni IADC kao sastavni deo dva FLUKE 8846A [4] digitalna multimetra, gde je jedan korišćen kao ampermetar a drugi kao voltmetar. U daljem radu biće analizirano potiskivanje šuma koje se dobija korišćenjem IADC u odnosu na korišćenje SADC prilikom merenja modula i faznog stava impedanse na SC.

## II. METOD

U [5] analiziran je rad IADC kao i SMRR (eng. Series Mode Rejection Ratio). Pretpostavimo model superkondenzatorskog modula nad kojim se vrši simulacija kao rednu vezu otpornosti  $R_S$  i kapacitivnosti  $C$ , dat u (1). Takav SC se napaja strujom sinusnog talasnog oblika koji u sebi sadrži i više harmonike koji predstavljaju šum, prikazan u (2). Iz (1) i (2) može se izvesti jednačina za napon, data u (3). Uticaj šuma na merenje je dalje analiziran simulacionim putem, tako što je razmatran uticaj šuma različitih frekvencija. Simulacija je realizovana korišćenjem

Ovo istraživanje je podržano od strane Ministarstva nauke, tehnološkog razvoja i inovacija (br. ugovora: 451-03-65/2024-03/200156) i Fakulteta tehničkih nauka Univerziteta u Novom Sadu kroz projekat "Unapređenje nastavnog procesa na engleskom jeziku u opštim disciplinama"

Monte-Karlo metode (eng. Monte-Carlo Method - MCM) [6], gde su varirani fazni stav  $\psi_{NOISE}$  i  $\theta_{NOISE}$  i frekvencija signala šuma  $f_{NOISE}$  dok su amplitude signala šuma  $I_{NOISE}$  i  $U_{NOISE}$  držane na konstantnoj vrednosti. Simuliran je princip odabiranja IADC nakon čega vrši fitovanje vrednosti odbiraka koristeći funkciju *curve\_fit* [7] kako bi se dobila informacija o vrednosti amplituda signala struje i napona  $I_{SIG}$  i  $U_{SIG}$ , kao i faznom stavu signala napona i struje  $\psi_{SIG}$  i  $\theta_{SIG}$  na osnovu kojih se korišćenjem (4) dobijaju vrednosti modula  $Z$  i faznog stava  $\varphi$  impedanse.

$$u(t) = R_s i(t) + \frac{1}{C} \int i(t) dt \quad (1)$$

$$i(t) = I_{sig} \cos(2\pi f_{sig} t + \psi_{sig}) + I_{noise} \cos(2\pi f_{noise} t + \psi_{noise}) \quad (2)$$

$$u(t) = U_{sig} \cos(2\pi f_{sig} t + \theta_{sig}) + U_{noise} \cos(2\pi f_{noise} t + \theta_{noise}) \quad (3)$$

$$Z = \frac{U_{sig}}{I_{sig}}, \varphi = \theta_{sig} - \psi_{sig} \quad (4)$$

### III. SIMULACIJE

Simulacije su realizovane u Python [8] programskom jeziku. Pored simuliranja rada IADC simuliran je i rad SADC kako se izvršilo poređenje rezultata rada dva metoda AD konverzije. Pseudo kod simulacije je dat u nastavku:

```

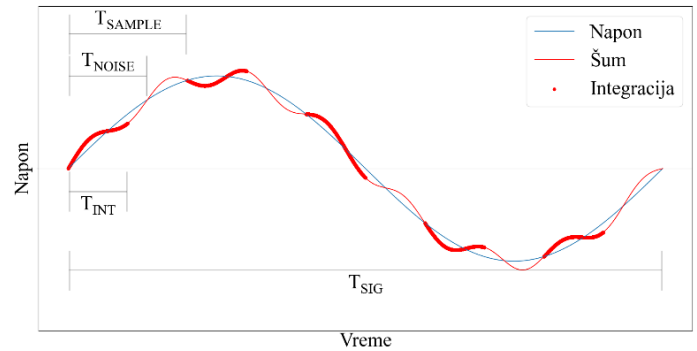
POČETAK
Učitavanje biblioteka
Postavljanje parametara simulacije
Za frekvenciju šuma iz liste definisanih frekvencija:
Postavljanje faze šuma
Za fazni stav šuma iz definisane liste:
Definisanje napona i struje
Izvršavanje integracije
Fitovanje odbiraka
Proračun modula i faznog stava po IADC
Određivanje odbiraka
Fitovanje odbirka
Proračun modula i faznog stava po SADC

```

KRAJ

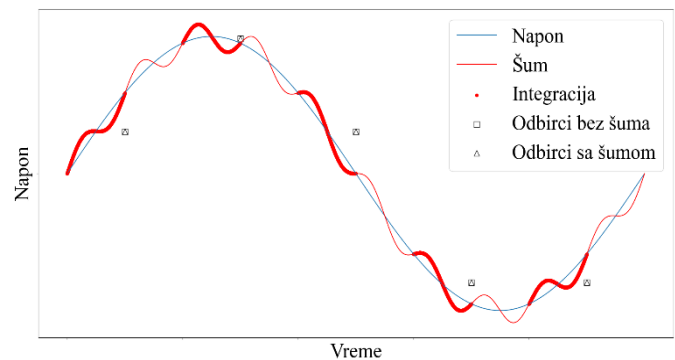
U simulaciji je simuliran rad nad SC pa je amplituda korisnog signala  $I_{SIG}$  i  $U_{SIG}$  iznosila 1 A, odnosno 1 V. Kao rezultat simulacije dobijene su vrednosti impedanse pri različitim vrednostima frekvencija šuma  $f_{NOISE}$ . Perioda šuma  $T_{NOISE}$  je definisana kao  $1/f_{NOISE}$ . Odnos amplitude korisnog signala i šuma je 5:1. Frekvencija signala  $f_{SIG}$  je postavljena na 1 Hz pa je perioda signala  $T_{SIG}$  definisana kao  $1/f_{SIG}$ . Vreme integracije  $T_{INT}$  je definisano na osnovu karakteristika samog digitalnog multimetra, gde je vreme integracije direktno povezano i izraženo kao deo vrednosti NPLC (eng. Number of Power Line Cycles). Kao parametar simulacije  $T_{INT}$  je postavljen na 20 ms. U toku trajanja jedne periode signala uzima se 15 odbiraka koji će biti korišćeni za proces fitovanja. Imajući ovo u vidu, definisana je i frekvencija odabiranja signala  $f_{SAMPLE}$  kao

$f_{SIG} \times SPP$  (eng. Samples Per Period = 15) pa je  $T_{SAMPLE} = 1/f_{SAMPLE}$ . Na Sl. 1 data je ilustracija vremenskih intervala.



Sl. 1. Ilustracija vremenskih intervala

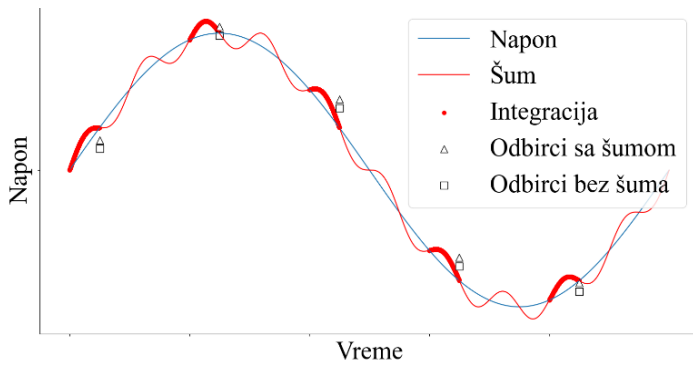
Na Sl. 2 je prikazan prostoperiodični signal periode  $T_{SIG}$ , na koji je dodata prostoperiodična komponenta šuma periode  $T_{NOISE}$ . Kada se posmatra signal bez prisustva šuma, dobijaju se odbirci obeleženi kvadratima. Kada postoji šum, dobijeni odbirci su obeleženi trouglovima. U prikazanoj situaciji, zbog pomenutog odnosa periode integraljenja  $T_{INT}$  i periode šuma  $T_{NOISE}$ , odbirci dobijeni sa i bez šuma se poklapaju.



Sl. 2. Ilustracija situacije potiskivanja šuma na umnošcima od  $T_{INT}/T_{NOISE}$

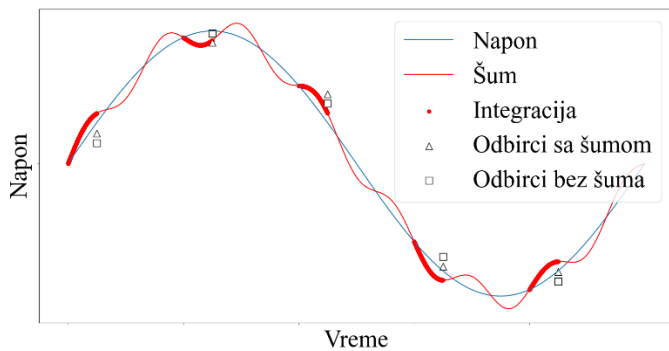
Kako se za vreme perioda integraljenja ( $T_{INT}$ ) dešava ceo broj perioda šuma ( $T_{NOISE}$ ), integral prostoperiodične vrednosti šuma je nula. Na taj način postojeća komponenta prostoperiodičnog šuma se uopšte ne odražava na promenu odbiraka korisnog signala.

Ilustracija situacija kada je odnos periode  $T_{SAMPLE}$  i periode šuma  $T_{NOISE}$  ceo broj je prikazana na Sl. 3. Pod navedenim uslovom, dobija se situacija u kojoj se u svakom periodu integraljenja javlja isti deo napona šuma, pa je i doprinos šuma u dobijenom odbirku konstantan za sve odbirke. Drugim rečima, svaki odbirak će biti pomeren za DC vrednost koja je jednaka integralu dela periode šuma. Ova DC vrednost neće biti jednaka nuli, ali neće uticati na rezultat fitovanja jer predstavlja jednosmernu komponentu dok proces fitovanja određuje amplitudu i fazu na poznatoj frekvenciji signala  $f_{SIG}$ .



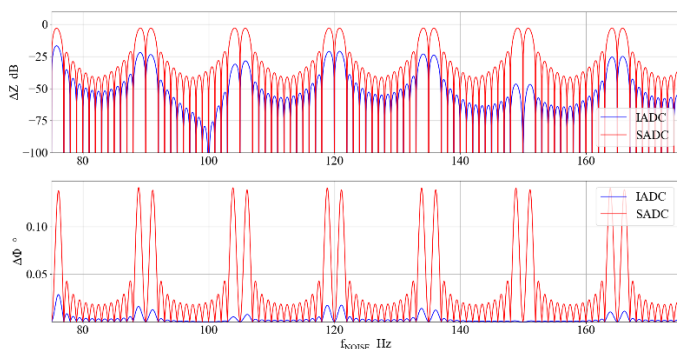
Sl. 3. Ilustracija situacije potiskivanja šuma na umnošcima od  $T_{SAMPLE}/T_{NOISE}$

Na Sl. 4 je prikazana situacija kada je perioda odabiranja  $T_{SAMPLE} \times n + 0.5$  puta veća od periode šuma  $T_{NOISE}$ . Na ilustraciji se vidi da je odbirak u kojem postoji uticaj šuma (obebežen trouglom) naizmenično veći, pa manji za isti iznos u poređenju sa odbirkom koji ne sadrži šum. Ovo za posledicu ima pojavu AC komponente usled šuma na frekvenciji koja je veća od frekvencije signala  $f_{SIG}$ , pa u procesu fitovanja neće ni biti premećeno prisustvo šuma.



Sl. 4. Ilustracija situacije potiskivanja šuma na umnošcima od  $T_{SAMPLE}/T_{NOISE} = n + 0.5$

Simulacija je realizovana za frekvencije šuma u opsegu od 75 Hz do 175 Hz. Rezultati simulacije su prikazani na Sl. 5. Plavom linijom su prikazani rezultati IADC a crvenom linijom SADC. Prikazana je vrednost  $\Delta Z$ , izražena u dB na gornjem grafiku, odnosno vrednost devijacije faznog stava, izraženog u stepenima na donjem grafiku. Plavom bojom su prikazane greške koje su dobijene korišćenjem IADC. Crvenom bojom su prikazane greške korišćenjem SADC.



Sl. 5. Rezultati simulacije

#### IV. DISKUSIJA

Na Sl. 5 se mogu uočiti zakonitosti koje su ranije pomenute. Jasno se vide propadi na svakih  $1/T_{INT}$ , što je posledica potiskivanja šuma od strane ADC. Teoretski, ti propadi teže u negativnu beskonačnost. Pored propada od strane ADC možemo primetiti propade na svakih  $f_{SIG}$  kao i propade na svakih  $f_{SAMPLE}$  koji su direktna posledica frekvencije odabiranja. Možemo reći da su rezultati potiskivanja šuma najlošiji kada frekvencija odabiranja  $f_{SAMPLE}$  ima približno jednaku vrednost sa umnoškom frekvencije signala  $f_{SIG}$ . Dodatno, sa Sl. 5 se može zaključiti da je razlika u greškama prilikom određivanja modula impedanse između IADC i SADC približno 22 dB, odnosno da je potiskivanje smetnji znatno veće primenom IADC. U slučaju faznog stava impedanse razlika između IADC i SADC je oko 33 puta u korist IADC.

#### V. ZAKLJUČAK

Simulacija rada IADC u uslovima visokog šuma je uspešno realizovana. Ukoliko se uporede rezultati grešaka IADC i SADC jasno se vidi veća otpornost na greške izazvane šumom u signalu. Na osnovu frekvencije signala  $f_{SIG}$  i definisanog broja odbiraka po periodu signala SPP potrebno je izabrati najduže moguće vreme integracije  $T_{INT}$  kako bi radi IADC došao do izražaja. Vreme integracije  $T_{INT}$  je predefinisano, u slučaju FLUKE 8846A dobija se po formuli  $NPLC \times n$ ,  $n \in \{0.02, 0.2, 1, 10, 100\}$ . U merenjima na SC modulu poželjno je koristiti IADC kako bi se smanjio uticaj smetnji koje dolaze iz prekidačkog izvora. Primitan je trend boljeg potiskivanja šuma od strane IADC u odnosu na SADC kako raste frekvencija šuma. Ako se posmatra opseg na većim frekvencijama šuma, na primer 1000 Hz do 1400 Hz, za razliku od dobijenih 22 dB dobija se prosečno potiskivanje šuma od 33 dB. Takođe, primitan je i trend boljeg potiskivanja šuma u faznom stavu impedanse gde je greška u određivanju faznog stava korišćenjem IADC sada 36 puta manja nego prilikom korišćenjem SADC. Na osnovu rezultata simulacije možemo da kažemo da je preporuka da vrednost frekvencije odabiranja  $f_{SAMPLE}$  bude jednaka  $(n + \frac{1}{2}) \times f_{SIG}$  kako bi se smanjila verovatnoća dolaska do velikih oscilacija u greškama modula i faznog stava impedanse.

#### VI. ZAHVALNICA

Autori ovog rada žele da se zahvale Laboratoriji za metrologiju, Centra za metrologiju pri Fakultetu tehničkih nauka u Novom Sadu na mogućnosti korišćenja prikazane merne opreme kao i Laboratoriji za električne mašine na omogućavanju korišćenja Cinergia izvora. Takođe, autori ovog rada žele da se zahvale kolegama na Katedri za električna merenja kao i ostalim kolegama na korisnim diskusijama u toku pisanja ovo rada.

#### REFERENCE/LITERATURA

- [1] A. Devices, „ADC Architectures VIII: Integrating ADCs,“ 2024. Dostupno na: <https://www.analog.com/media/en/training-seminars/tutorials/MT-027.pdf>.
- [2] M. Šaš, D. Pejić, N. Gazivoda, Đ. Novaković i B. Vujičić, „Merni sistem za određivanje modula i faznog stava baziran na virtuelnoj instrumentaciji,“ Zbornik radova 66. konferencije ETRAN, Novi Pazar, Srbija, str 1-5, 6-9.06.2022.
- [3] M. Šaš, D. Pejić, N. Gazivoda, Đ. Novaković i B. Vujičić, „Simulaciona analiza metode pogodne za metrološku karakterizaciju impedanse na

niskim frekvencijama,“ , Zbornik radova 66. konferencije ETRAN, Novi Pazar, Srbija, str 6-10, 6-9.06.2022.

- [4] F. Co., „8845A/8846A Users Manual,“ Dostupno: <https://us.flukecal.com/literature/product-manuals/8845a8846a-users-manual>.
- [5] M. Šaš, N. Vukajlović, S. Medić, D. Pejić., „Korišćenje integrišućeg analogno-digitalnog konvertora za karakterizaciju superkondenzatora u uslovima visokog prisustva šuma,“, Zbornik radova 67. konferencije ETRAN, Istočno Sarajevo, BiH, str. 1-5, 5-8.06.2023.
- [6] Evaluation of measurement data — Supplement 1 to the “Guide to the expression of uncertainty in measurement” — Propagation of distributions using a Monte Carlo method, JCGM, 2008.
- [7] The Scipy Community, „scipy.optimize.curve\_fit,“ 2024. Dostupno na: [https://docs.scipy.org/doc/scipy/reference/generated/scipy.optimize.curve\\_fit.html](https://docs.scipy.org/doc/scipy/reference/generated/scipy.optimize.curve_fit.html).
- [8] P. S. Foundation, „Python,“ 2024. Dostupno na: <https://www.python.org/>.

This paper was created as part of research related to the characterization of supercapacitor modules (SCM). SCMs were realized by series and parallel connection of several

supercapacitors (SC) to obtain electrical energy storage modules at a voltage of the order of 100 V and a current of the order of 10 A. For testing the SCM, a switching source was used, which is characterized by a significant level of interference. Electronic multimeters with a built-in integrating analog-digital converter (IADC), which are known for their ability to suppress noise, were used as ammeters and voltmeters in the test. The aim of the paper is to compare the level of noise suppression when using IADC and a standard sampling analog-to-digital converter (SADC). The results of the simulation written in the Python programming language are shown. Errors in determining the modulus and phase position of the SCM impedance using IADC compared to using SADC under the same conditions were compared through simulation.

#### **Analysis of noise suppression using an integrating analog-digital converter**

Milan Šaš, Nikola Vukajlović, Dragan Pejic, Tatjana Grbić