

Nove konfiguracije spregnutih induktivnosti realizovane u tehnologiji tankih filmova sa FR4

Vedran Ibrahimović

FTN Čačak Univerzitet u Kragujevcu

vedran.ibrahimovic@gmail.com

<https://orcid.org/0000-0002-3116-0467>

Nebojša Mitrović

FTN Čačak Univerzitet u Kragujevcu

nebojsa.mitrovic@ftn.kg.ac.rs

<https://orcid.org/0000-0002-7971-6321>

Miloljub Luković

Visoka škola strukovnih studija za informacione tehnologije-ITS, Beograd

miloljub.lukovic@its.edu.rs

<https://orcid.org/0000-0003-0378-1730>

Abstract—U radu je prikazan predlog nove geometrije spregnutih induktivnosti koje su prvobitno projektovane da budu u unutrašnjosti RF čipa. Analizirane su mogućnosti da se uz očuvanje zahteva za minijaturizacijom i RF karakteristikama, one izmeste na PCB pločicu. Time se ostvaruje ušteda na dimenzijama RF čipa od oko 30%. Ovaj postupak, uz visok stepen ispravno fabrikovanih komponenti, je moguć ako se primenjuje tehnologija tankih filmova na višeslojnoj PCB pločici. Mesto izvođenja spregnutih induktivnosti je neposredno ispod montiranja čipa. Odgovarajuće karakteristike je moguće postići korišćenjem standardnog materijala FR4. Pored uštede prostora na RF čipu, prednost ovog rešenja je i u tome što fabrikovane komponente poboljšavaju karakteristike unešenog slabljenja RF signala.

Keywords—*tanki film, FR4, nagrizanje jonskim snopom, balun, kolo za prilagođenje impedanse*

I. UVOD

Sve veća potreba i razvoj bežične tehnologije, kao što je razvoj IoT tehnologije, 5G mreža i „pametnih“ i upravljivih mreža, podrazumeva i razvoj radio-frekvencijskih (RF) primopredajnih komponenti, odnosno RF čipova. Uobičajena praksa, koja se graniči sa pravilom, je da su primopredajni signalni ulazi/izlazi (U/I) standardno podešeni na karakterističnu impedansu RF sistema (Z_c) od 50Ω [1]. U dizajnu savremenih poluprovodničkih RF struktura se koriste različiti poluprovodnički materijali, od klasične CMOS tehnologije, gde je prisutan PN spoj silicijuma, do GaAs za tranzistore snage na visokim RF učestnostima. Zahvaljujući razvoju tehnologije materijala, na planu elektronskih komponenti za potrebe energetske elektronike, sve više je umesto silicijumskih MOSFET-ova i IGBT tranzistora, prisutan GaN i silicijum karbid (SiC). Tehnološke operacije u poluprovodničkoj industriji, najčešće podrazumevaju operacije, kao što su:

1. Čišćenje silicijuma
2. Oksidacija
3. Litografija
4. Nagrizanje
5. Jonska implantacija
6. Depozicija tankih filmova
7. Strukturiranje površine poluprovodničkog materijala.

Raznolikost poluprovodničkih materijala, koji su predmet obrade različitih nanometarskih tehnologija i procesa izrade, utiču da se na signalnim U/I poluprovodničkim elementima javljaju velika odstupanja u odnosu na karakterističnu RF impedansu, $Z_c = 50 \Omega$. Stoga je neophodno da se širok spektar U/I impedansi od poluprovodničkih komponenti RF sistema, prilagodi na $Z_c = 50 \Omega$, što se vrši pomoću kola za prilagođenje impedanse (MC – eng. *Matching Circuit*). Dizajniranje MC kola se uglavnom realizuje vezama kapacitivnih (C) i induktivnih (L)

komponenti, a nekada se koriste i elementi spregnutih L, odnosno RF transformatori [2].

Pored toga, zbog prisustva smetnji, a posebno onih koje su nastale kao posledica rada digitalnih kola, primenjuje se transformacija korisnih signala sa jednostranog (SE – eng. *Single Ended*) na diferencijalni mod rada [2]. Prelaz sa SE na diferencijalni signal omogućavaju komponente baluna (BalUn, eng. – *Ballance to Unballance*) [3].

Kod pojedinih slučajeva se pribegava dizajnu MC-a van poluprovodničke komponente na štampanoj pločici (PCB – eng. *Printed Circuit Board*). To su obično slučajevi, kada je i sama komponenta velikih dimenzija, kao što su razne vrste izlaznih RF tranzistora snage. U većini ostalih slučajeva, pribegava se dizajnu MC kola u okviru samog RF čipa [4]. U ovom radu je analizirana i projektovana konfiguracija u kojoj su MC i balun van RF čipa uz ispunjenje osnovnih zahteva.

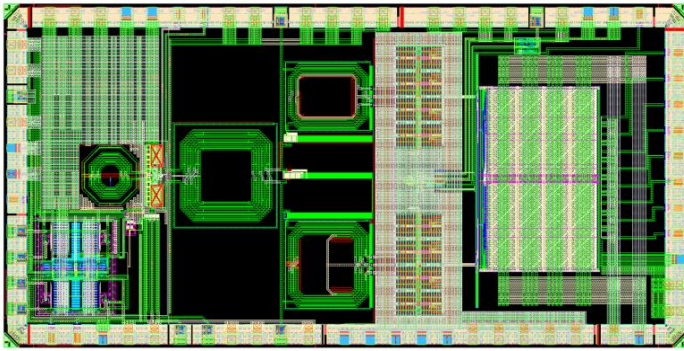
Prvi zahtev projektovanja i implementacije MC i baluna van RF čipa, je da se zadrže bitni parametri RF karakteristika. U ovom slučaju to znači da sa izvedenim komponentama van RF čipa, treba izvrši prilagođenje na $Z_c = 50 \Omega$ i da takvo rešenje ima bar jednako unešeno slabljenje (IL, eng. – *Insertion Loss*) kao što je imale prvobitne komponente unutar RF čipa.

Drugi zahtev, jednako važan, je da se održi prvobitna minijaturizacija RF sistema. Tehnička izvodljivost da se elementi kola za prilagođenje impedanse (L i C komponente) izmeste van čipa, imaju ograničenja ako bi se to uradilo u klasičnoj PCB tehnologiji. Takvim izmeštanjem bi se uštedelo na ceni RF čipa, jer bi se njegove dimenzije smanjile, ali bi se povećale ukupne dimenzije RF sistema na kome je montiran čip, čime bi se narušila početna minijaturizacija sistema. Prikazana analiza pokazuje da je zadovoljenje oba ova zahteva moguće, ukoliko se koristi tehnologija tankih filmova na višeslojnoj PCB pločici.

II. POSTAVKA PROBLEMA

Ukoliko su zahtevi za minijaturizacijom dominantni, onda će pasivne L i C komponente biti projektovane u okviru samog RF čipa. Motiv za izmeštanje ovih komponenti van RF čipa će se bolje razumeti, ako se uzme za primer dizajn rasporeda (layout) silicijumske pločice za potrebe primopredajnog modula mobilne telefonije, razvijanog u istraživačke svrhe. Modul je projektovan u 65 nm CMOS tehnologiji u okviru projekta - Josef Ressel Center for Integrated CMOS RF Systems and Circuits Design (INTERACT) Filah, Austrija. Primer iz projektne dokumentacije takvog konkretnog modula, realizovanog u okviru navedenog projekta je prikazan na Slici 1 [5]. Namotaji induktivnosti su geometrije zarubljenih kvadrata i prikazane su na monolitnoj crnoj podlozi. Crnom bojom je predstavljena silicijumska podloga, bez mikroelektronskih komponenti.

Rad je delimično finansiran od strane Ministarstva nauke, tehnološkog razvoja i inovacija Republike Srbije (evidencioni broj projekta 451-03-66/2024-03/200132 Fakulteta tehničkih nauka u Čačku, Univerziteta u Kragujevcu).



Slika 1. Raspored prostora na RF čipu dimenzija 1 mm x 2 mm.

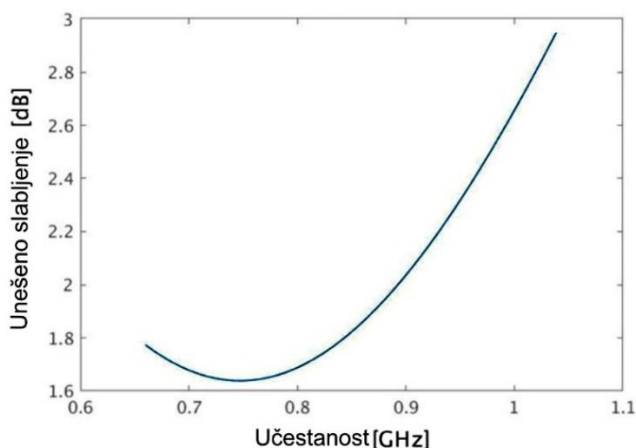
Za potrebe MC i baluna upotrebljen je značajan deo prostora na RF čipu. Ukoliko bi se induktivnosti (L) mogle realizovati van RF čipa, na njihovom prostoru bi se mogla ostvariti značajna ušteda. Cena čipa je diktirana njegovim dimenzijama, pa se smanjenjem gabarita ostvaruje direktna ekonomska ušteda. Budući da treba održati i postavljeni zahtev za minijaturizacijom, ušteda na ceni ili dimenzijama čipa će imati smisla ako su i dimenzije L van čipa, odnosno na PCB pločici, ne veće od početnih dimenzija RF čipa.

Rešenje treba da bude i takvo, da se na prostoru PCB pločice, rezervisanom za montažu ispod RF čipa, ili na nekom od unutrašnjih slojeva na višeslojnoj PCB pločici, ne poremeti prethodni raspored ostalih elemenata na PCB pločici.

Postoje različiti pristupi i metode projektovanja za problem izmeštanja MC i baluna van RF čipa, ali uvek moraju biti zadovoljene osnovne specifikacije značajne u pogledu RF performansi. Parametar koji je ključan za razmatrano rešenje je unešeno slabljenje (IL – eng. *Insertion Loss*) komponente MC na projektovanom kolu RF čipa – Slika 2 [6]. Osnovni zahtev je da se prilikom izmeštanja MC izvan RF čipa, očuva ili eventualno poboljša postojeća karakteristika.

Radne učestanosti, na RF čipu koji se konkretno razmatra su specificirane od 760 MHz do 960 MHz. Izlazni stepen čini CDAC (CDAC – eng. *Capacitive Digital to Analog Converter*) koji treba prilagoditi na impedansu od 50Ω . Izlazna impedansa CDAC-a (Z_{OUT}) u ovom konkretnom slučaju, predstavljena je rednom vezom otpornosti od $1,4 \Omega$ i kapacitivnog elementa od $14,2 \text{ pF}$ [6], jednačina (1).

$$Z_{OUT} = 1.4 + (j\omega \cdot 14.2 \cdot 10^{-12})^{-1} [\Omega] \quad (1)$$



Slika 2. Zavisnost unešenog slabljenja MC-a od frekvencije [6].

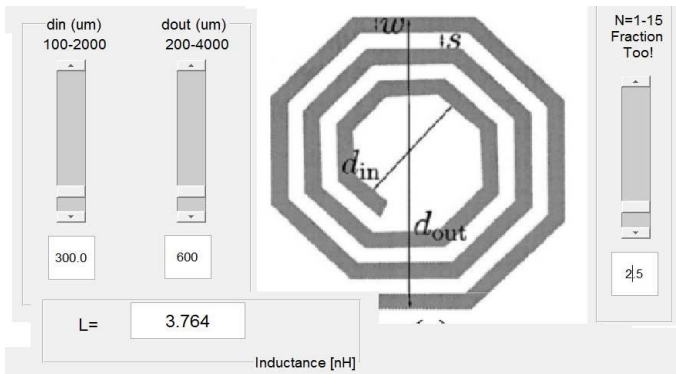
III. DIZAJN MC I BALUNA U TEHNOLOGIJI TANKIH FILMOVA

Prilikom dizajniranja MC i baluna, zahtevi za minijaturizacijom nameću maksimalnu dimenziju induktivnih elemenata. U skladu sa Slikom 1., te dimenzije iznose kao i dimenzije čipa, odnosno $1 \text{ mm} \times 2 \text{ mm}$. Daljom optimizacijom i uzimajući u obzir da se izbacivanjem L iz RF čipa smanjuju i njegove prvobitne dimenzije, dolazi se do strožijeg zahteva, koji za dimenzije MC i baluna na PCB pločici iznosi $1 \text{ mm} \times 1 \text{ mm}$ ili maksimalno, $1 \text{ mm} \times 1.5 \text{ mm}$. Vrednosti induktivnosti primara, sekundara i koeficijenta sprege K za MC unutar RF čipa su $L_1 = 4.43 \text{ nH}$, $L_2 = 2.67 \text{ nH}$ i $K = 0.558$ [6].

Ove vrednosti mogu biti samo orijentacione, ali ne i primenljive za dizajn L van RF čipa, jer između njih i čipa postoji uticaj žica, koje povezuju RF čip i PCB pločicu na koju je on montiran. Te žice su vrlo tanke, u većini slučajeva su od zlata, uobičajenog prečnika $10 \mu\text{m}$ i uobičajenog naziva "bond žice" BW (eng. *Bond Wire*). Uticaj bond žica se smatra parazitnim uticajem, gde je dominantni parametar njihova induktivnost. Elektromagnetne simulacije bond žice vršene su u programskom paketu Keysight ADS (ADS – eng. *Advanced Design System*) Momentum [7]. Parametri strukture bond žice su: dužina $400 \mu\text{m}$, visina $200 \mu\text{m}$ i međusobno rastojanja od $200 \mu\text{m}$. Nakon obavljenih EM simulacija, na centralnoj radnoj učestanosti od 850 MHz , došlo se njihovog električnog modela. Bond žicu u električnom modelu predstavlja redna veza otpornosti od $85 \text{ m}\Omega$ i induktivnosti od 388 pH , sa koeficijentom induktivne sprege između susednih bond žica od $K_{BW} = 0.228$.

Ideja u ovom radu, je da se postojeće spregnute induktivnosti, odnosno transformator u MC, sa rednom vezom bond žica iskoristi i kao balun. Balun pretvara diferencijalne signale u jednostruki mod signala. Jednostruki - SE signalni mod je uobičajen i njega predstavljaju jedan signalni vod i električna masa, dok diferencijalni signal čine dva signala istog oblika, a suprotnog napona. Balun je bilateralna komponenta, obično realizovana pasivnim komponentama, što je najčešći slučaj u praksi. U konkretno razmatranom slučaju, potreba za komponentom baluna je neophodna, jer je izlazni pojačavački stepen realizovan kao diferencijalni pojačavač. Ipak, uloge koju čine ove dve komponente mogu da se svedu na jednu. Primar je galvanski odvojen od sekundara, pa se na jedan njegov kraj, bilo primar bilo sekundar, može dovesti diferencijalni, a na drugi SE signal i obrnuto. Time ovakva komponenta MC, zbog načina realizacije putem transformatora, ostvaruje i ulogu baluna. Zbog uticaja bond žica i zahteva za balunskom karakteristikom (potiskivanje komponente zajedničkog signala) putem simulacija se dobijene nešto drugačije vrednosti za spregnute induktivnosti, nego što su one koje su projektovane unutar RF čipa. Nove vrednosti spregnutih induktivnosti su dobijene metodama optimizacije, koje su vršene numeričkim putem u softverskom paketu Keysight ADS, u njegovom delu koji se odnosi na simulacije putem teorije električnih kola [7]. Time su dobijeni parametri za jedinstvenu komponentu MC i baluna, koju čine spregnute induktivnosti sa parametrima: $L_1 = 2.74 \text{ nH}$, $L_2 = 2.912 \text{ nH}$ i $K = 0.448$.

Optimizovane vrednosti spregnutih induktivnosti je potrebno projektovati u planarnoj tehnologiji, uz očuvanje zahteva u pogledu minijaturizacije. Uzimajući u obzir da će izmeštanje induktivnosti van RF čipa smanjiti i njegove dimenzije, postavlja se konačan zahtev u pogledu dimenzija za L od $1 \text{ mm} \times 1 \text{ mm}$.



Slika 3. MATLAB GUI kalkulator za proračun planarnih induktivnosti L.

U svrhu zadovoljenja ovog zahteva, na osnovu dostupne literature [8, 9] razvijen je MATLAB GUI kalkulator, koji za zadate dimenzije proračunava broj navojaka planarne induktivnosti – Slika 3.

Zadavanjem maksimalne dimenzije od 1 mm u razvijenoj aplikaciji, što je d_{out} na slajd meniju, dobija se broj navojaka za zadatu induktivnost. Za dizajn bi trebalo uzeti širinu provodne linije (w – width) i razmaka (s – space) koje su uobičajeno jednake (w i s na Slici 3) i vrednosti $\leq 50 \mu\text{m}$. Pošto se radi o standardnim vrednostima od 2 mils ili $50 \mu\text{m}$, onda su te dimenzije odabrane za realizaciju ovih induktivnosti (uobičajeno je da se koriste anglosaksonske jedinice, 1 mil = $25.4 \mu\text{m}$).

Dobijene induktivnosti se projektuju na višeslojnoj PCB. Prilikom izbora materijala, od koga treba da bude sastavljena PCB pločica, potrebno je izanalizirati parametre u pogledu: dostupnosti, frekvencijskih i termalnih karakteristika. Postoji mnoštvo upotrebljivih materijala i pojedine karakteristike su kod jednih materijala ispred ostalih, ali iz ekonomskih razloga nisu optimalan izbor. Materijali koji se najčešće sreću u praksi za RF aplikacije na PCB pločici, su sledeći:

- **FR4** je dobio naziv, kao skraćena, po standardu specifikacije - "Fire Retardant 4". Specifikacija po standardu za materijal FR4 je propisana od strane američkog udruženja proizvođača električnih uređaja NEMA (eng. *National Electrical Manufacturers Association*) [10]. FR4 je jedan od najčešće upotrebljivih materijala za izradu PCB pločica. To je laminantni materijal koji se sastoji od slojeva staklenih vlakana, impregniranih epoksidnom smolom. Uobičajene debljine laminata koji se koriste u PCB industriji kreću se od $0.2 \text{ mm} \div 3.2 \text{ mm}$. Kada se radi o većem stepenu integracije, koristi se i prethodno impregnisani materijal, koji se u literaturi sreće pod nazivom "prepreg". Prilikom izrade višeslojne PCB, slojevi preprega se slažu između slojeva bakra koji se zatim izlažu visokom pritisku, kako bi se stvrdnula epoksidna smola i stvorio čvrst laminat. Debljina preprega može varirati zavisno od specifične primene i zahteva dizajna PCB. Tipične debljine preprega se kreću u rasponu od 0.05 mm do 0.2 mm . FR4 ima osobine izolatora sa dielektričnom čvrstoćom oko 20 kV/mm . Relativna dielektrična konstanta, ϵ_r tipično iznosi oko 4.4, a zavisno od rasporeda staklenih vlakana, konkretne epoksidne smole i načina sinterovanja materijala, može da bude u opsegu od 3.3 do 4.8 [11]. Infracrvenim termalnim ispitivanjem je utvrđeno da je normalna termalna provodnost, u odnosu na ravan laminata $k_{\perp} = 0.29 \text{ Wm}^{-1}\text{K}^{-1}$ što je za oko tri reda veličine manja vrednost od termalne provodnosti bakra

$k_{Cu} = 385 \pm 15 \text{ Wm}^{-1}\text{K}^{-1}$, pa spoj bakra i FR4 čini zanemarljivu termalnu vezu [12]. Ova osobina je pogodna za termalni proračun u elektronskim kolima na PCB-u.

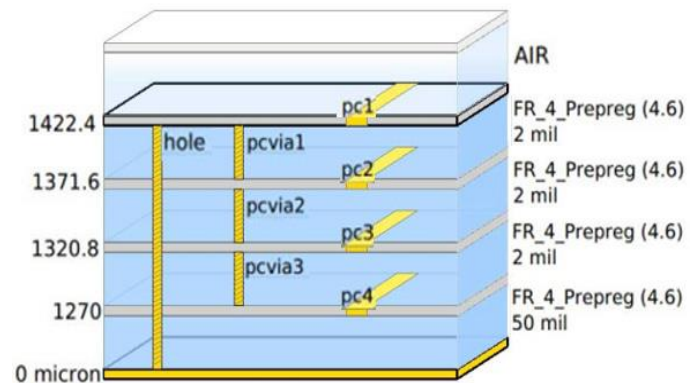
- **Alumina Al_2O_3 keramika**, je keramički materijal koji se koristi u mnogim tehničkim aplikacijama zbog svoje izuzetne izdržljivost na visoke temperature, hemijske otpornosti i značajne mehaničke čvrstoće. Keramika alumina se upotrebljava u elektronici za izradu supstrata, izolatora, ili čak kao materijal za osnovne ploče elektronskih komponenti. U svakom slučaju, reč je o materijalu izuzetno širokog spektra upotrebne vrednosti. Savremena istraživanja ukazuju i na mogućnosti depozicije tankog filma alumine u raznim postupcima na silicijum i upotrebe takve strukture u solarnim fotonaponskim ćelijama [13]. Alumina je skuplja od FR4 i uglavnom se koristi samo za delove elektronike, koji se odnose na mikrotalasne opsege.

- **Politetrafluoroetilen (PTFE)** se susreće i pod nazivom teflon, što je zaštićen naziv kompanije Chemours (ranije pod divizijom DuPont). To je fluoropolimer koji se često koristi u industriji zbog svojih izuzetnih osobina, uključujući nizak koeficijent trenja, otpornost na hemikalije (nereaktivnost) i visoke temperature, kao i električnu izolaciju. PTFE se slično alumini koristi u elektronskim aplikacijama, zbog svoje dobre električne izolacije i niske ϵ_r od 2.1 do 2.4. Ovaj materijal je skuplji od FR4, pa se njegova upotreba uglavnom ograničava samo na delove elektronike, koji se odnose na mikrotalasne opsege. U budućnosti se predviđa primena ovog materijala u naprednim biomedicinskim aplikacijama [14].

Pošto materijal FR4 sa svojim RF karakteristikama zadovoljava sve uslove za rad na učestanostima ispod 1 GHz, onda je on izabran, zbog svoje ekonomičnosti i rasprostranjenosti, kao materijal za izradu komponente MC i baluna na višeslojnoj PCB.

Debljine slojeva, a posebno gornjih na koje se montira RF čip su uzete sa standardizovano najmanjom dostupnom debljinom. Taj sloj se u stranoj literaturi sreće pod već pomenutim nazivom prepreg i za njegovu debljinu je usvojena standardno najmanja vrednost od $50 \mu\text{m}$. Radi mehaničke čvrstoće donji sloj je uzet sa debljinom od 1 mm, odnosno 50 mil - Slika 4 [15].

Geometrije planarnih induktivnosti koje su dobijene pomoću kalkulatora sa Slike 3 i osobine supstrata na višeslojnoj PCB su ulazni podaci za EM simulaciju u delu softverskog paketa Keysight ADS.

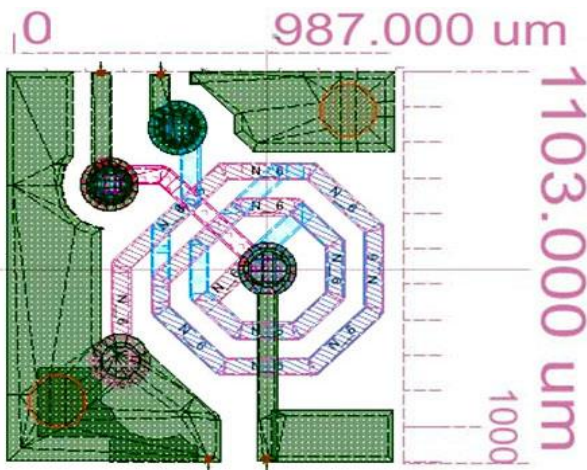


Slika 4. Višeslojna PCB [15].

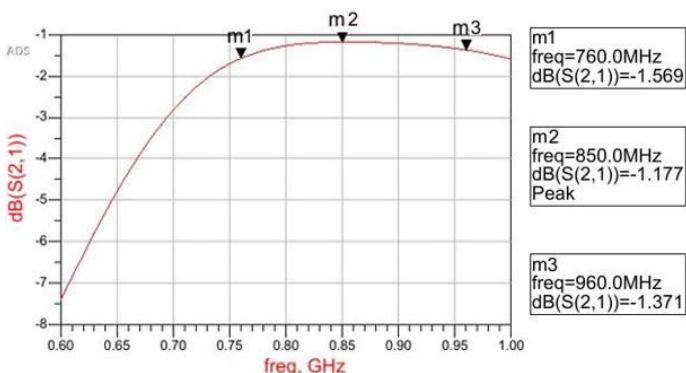
Simulacije EM polja se obavljaju u više iteracija i posle svake se izdvajaju vrednosti za L_1 i L_2 , kako bi se došlo se do njihovih prethodno zahtevanih optimalnih vrednosti. Optimalni koeficijent odgovarajuće sprege induktivnosti L_1 i L_2 se ostvaruje ekscentriranjem jedne induktivnosti u odnosu na drugu. Za sada ne postoji razvijena formula ili algoritam koji daje pozicione parametre ekscentriranja planarnih induktivnosti L_1 i L_2 . Do željene vrednosti parametra K se dolazi isključivo putem promene položaja ekscentriranja, već formiranog oblika induktivnosti, sve dok se u EM simulacijama ne ostvari zadati koeficijent sprege dve induktivnosti.

Posle obavljenih EM simulacija, dolazi se do konačnog izgleda MC i baluna, realizovanog u višeslojnoj PCB strukturi – Slika 5 [15]. Kolo sa Slike 5. je analizirano u EM simulatoru. Rezultati EM simulacije su električni parametri rasejanja (S parametri) koji su naknadno ponovo simulirani u početno razmatranom RF kolu. Time su dobijeni tačniji rezultati sa stanovišta unetog slabljenja, u odnosu na prvobitne simulacije koje se zasnivaju samo na teoriji električnih kola (SPICE simulator). Pored toga, ukalkulisani su i gubici i sprega koju čini BW kao deo celokupnog RF sistema. Rezultati unetog slabljenja simulirani su u paketu ADS Keysight i prikazane na slici 6 [15].

Rezultati simulacije su parametar S_{21} , što je negativna vrednost unešenog slabljenja (IL). Sa Slike 6. se vidi da je marker, m2 podešen na centralnu učestanost frekvencijskog opsega i da se očitava vrednost unešenog slabljenja od -1.17 dB.



Slika 5. Raspored provodnih elemenata (layout) MC i baluna (rezultat dizajna u ADS Momentum Keysight) [15].



Slika 6. Unešeno slabljenje MC i baluna van RF čipa [15].

Krajnje dve učestanosti od 760 MHz i 960 MHz daju očitavanje vrednosti markera, odnosno unešenog slabljenja od -1.67 dB i -1.37 dB, respektivno.

Granične mogućnosti klasične PCB tehnologije u smislu širine provodnih elemenata i razmaka između njih su bliske po vrednostima sa tehnologijom debelih filmova. Standardne vrednosti za razmak i širinu provodnika se kreću ~ 0.2 mm, dok su tipične vrednosti nešto veće ~ 0.25 mm. U ovoj tehnologiji je moguće realizovati i manje vrednosti od ovih, kao što su vrednosti ~ 0.1 mm. Razvojem posebnih pasti i poboljšanim metodama štampanja, moguće su čak i vrednosti date u predloženoj specifikaciji od 50 μm (2 mil) [16]. Pošto se radi o graničnim mogućnostima sadašnje tehnologije, tolerancije električnih karakteristika, tako dobijenih komponenti su velike. U stvari minimalne vrednosti širine provodnih linija, koje garantuju visok procenat ispravno fabrikovanih komponenti, u ovoj tehnologiji iznose ~ 250 μm (10 mils) [16]. Kako bi se ostvarile još preciznije i strožije specifikacije, neophodno je preći na fabrikaciju u tehnologiji tankih filmova.

Tehnologija klasične izrade PCB ploča, podrazumeva obradu punog provodnog sloja, uglavnom bakra standardnih debljina 35 μm ili 70 μm , tako da se ukloni višak, a ostanu samo provodne linije i mesta za konekciju između više slojeva, pod nazivom vije (eng. vias). U klasičnim tehnologijama višak provodnog sloja se uklanja mehaničkim i hemijskim postupcima, a najsavremeniji načini podrazumevaju lasersko "graviranje" PCB pločice. Tolerancija položaja provodnog elementa između dva i više slojeva PCB ploče (vije) iznosi 25 μm (1 mils) dok su debljine i razmaci između provodnih linija i njihovog rastojanja obično oko 200 μm [17]. Kod tehnologija izrade PCB ploče klasičnim putem, gornji provodni slojevi su duže izloženi delovanju nagrivanja kiselinom, nego što su to donji slojevi, bliži supstratu. Zbog ovog, vremenski različitog izlaganja kiselinom provodnog sloja, nakon nagrivanja dolazi do odstupanja u debljini provodnih linija, Slika 7 [18]. Kod mehaničkog skidanja provodnih slojeva tolerancija na izradu vija iznosi oko 50 μm .

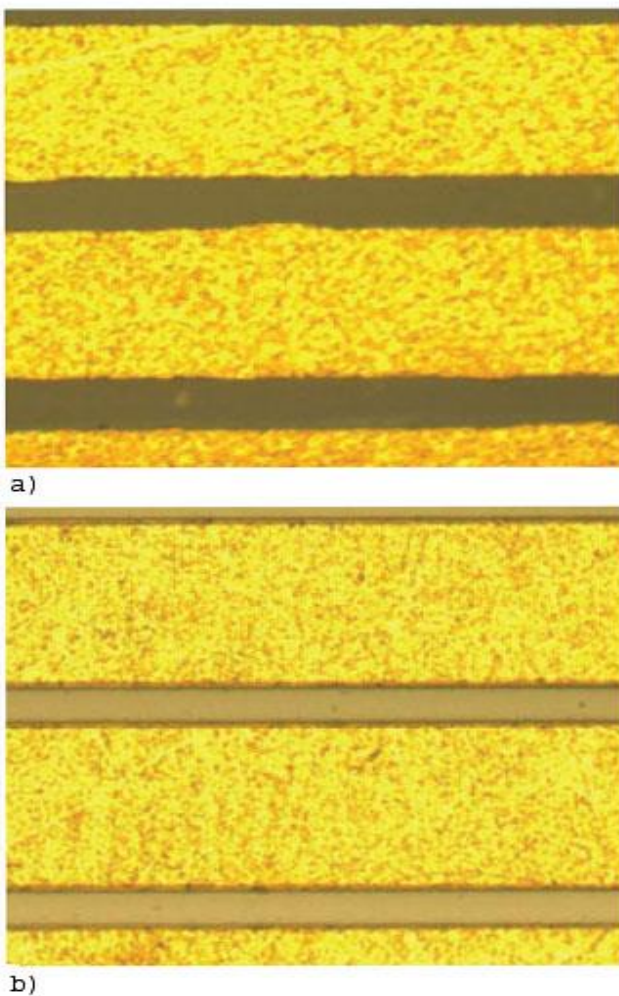
Tehnologija tankih filmova pruža veće mogućnosti u pogledu minimalnog rastojanja i širine provodnih linija, što je čini poželjnom za primene koje zahtevaju visoku gustinu integracije i/ili za rad u visokofrekventnim područjima. Tehnologija tankih filmova omogućava i implementaciju visoko integrisanih sklopova. U ovom slučaju, to se primenjuje na delovima malih površina PCB pločice, neposredno ispod RF čipa. Širine provodnika i rastojanja između provodnih linija od 50 μm , su diktirane sa predloženim rasporedom na Slici 5. i može se smatrati da će te vrednosti davati visok procenat ispravno fabrikovanih komponenti. Uobičajena metoda izrade tankih provodnih filmova, na PCB pločici koja garantuje preciznost i ponovljivost postupka, je proces uklanjanja provodnog sloja putem jonskih snopova – IBE metod (eng. Ion Beam Etching) [19].



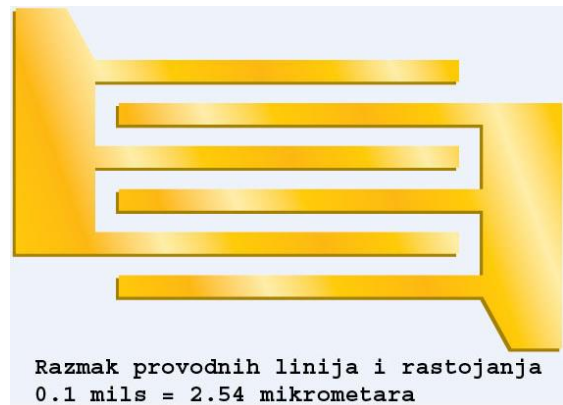
Slika 7. Razlika ostvarene i projektovane debljine provodnika u klasičnoj PCB tehnologiji izrade [18].

Ovaj postupak je precizniji i pouzdaniji u odnosu na manje kontrolisan putem hemijskog nagrizanja. Uniformnost dimenzija, fabrikovanih provodnih filmova, je povezana sa odstupanjem u granicama jonskog snopa. Za ovu metodu, pri uglu od 90° , garantuje se uniformna raspodela odstupanja u granicama od $\pm 1.5^\circ$ [20].

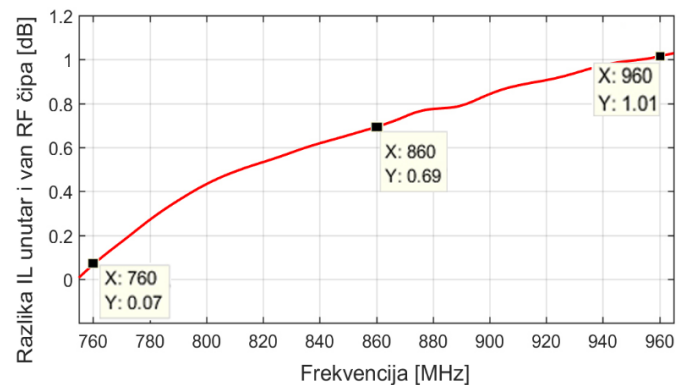
Prikaz izgleda fabrikovane provodne linije u klasičnoj PCB tehnologiji i metodom IBE su prikazane na Slikama 8a i 8b, respektivno [21]. Granične, odnosno najmanje vrednosti koje se mogu fabrikovati, u pogledu debljine i rastojanja provodnih linija u ovoj tehnologiji tankih filmova, iznose redom 1.25 i 2.5 μm , respektivno. Na Slici 9. su prikazane detalji debljine i rastojanja između provodnih linija na osnovu podataka u literaturi [21]. Važno je uočiti da je tehnologija tankih filmova zahtevnija u pogledu proizvodnih procesa u odnosu na tehnologiju debelih filmova i klasične PCB tehnologije. Ona se obično izvodi kroz procese taloženja materijala, zahtevajući pažljivu kontrolu temperature, pritiska i sastava materijala, kako bi se postigli željeni rezultati [13]. Tehnologija tankih filmova pruža prednosti sa kojim se nadoknađuju uložena sredstva, a zbog preciznosti realizovanih komponenti, garantuje da će i elektronski uređaji sa tim komponentama ispravno funkcionisati. To je čini ključnom za napredne aplikacije u modernoj poluprovodničkoj i RF industriji, kao i u ovom razmatranom slučaju.



Slika 8. Uporedni prikaz fabrikovanih provodnih linija na PCB kod (a) klasične i (b) IBE tehnologije [20].



Slika 9. Minimalne vrednosti debljina provodne linije i njihovog međusobnog rastojanja realizovane u tehnologiji tankih filmova [21].



Slika 10. Razlika unešenog slabljenja (IL) za kolo MC i baluna, unutar i van RF čipa.

Izmeštanjem kola za prilagođenje impedanse i baluna van RF čipa dobija se izvesno unapređenje sa stanovišta unešenog slabljenja. Od značaja je kvantitativno određivanje tog unapređenja. Rezultati parametara S_{21} dobijenih u simulacijama na Slici 6. se radi poređenja pretvaraju u pozitivne brojne vrednosti, čime se dobija IL za balun i MC van RF čipa. Tako dobijene vrednosti treba uporediti sa onima na Slici 2. Numeričke vrednosti sa obe slike su iz krivih izvedene uz upotrebu on-line softverskog alata „plotdigitizer“ [22]. Na Slici 10. je prikazana razlika vrednosti IL za MC i balun unutar i IL van RF čipa. Na apscisi su učestanosti od interesa od 760 MHz do 960 MHz. Sve prikazane vrednosti razlike su pozitivne, što pokazuje da su unešena slabljenja u kolu za MC i balun unutar RF čipa uvek veća kod onih u tehnologiji tankih filmova. To znači da tehnologija tankih filmova ima prednost, odnosno poboljšanje karakteristike unešenog slabljenja.

IV. ZAKLJUČAK

Dizajnirano je kolo za prilagođenje impedanse, koje treba da impedansu zavisnu od učestanosti, prilagodi na sistemsku impedansu od 50 Ω . Kolo za prilagođenje impedanse je projektovano kao transformator, pa ima i ulogu baluna (pretvaranje diferencijalnog signala na jednostruki). To jedinstveno kolo je dizajnirano na višeslojnoj PCB pločici. Zahtevi za minijaturizacijom su ispunjeni, zahvaljujući inductivnosti van RF čipa smanjuju njegove dimenzije. Postupak u ovom konkretnom slučaju je moguće primeniti i na drugim

sličnim slučajevima, gde induktivnosti zauzimaju značajan deo prostora na RF čipu. Smanjenje dimenzija se za razmatranu konfiguraciju mogu proceniti na jednu trećinu.

Pokazano je da se pored smanjenja prostora na RF čipu može ostvariti i izvesno unapređenje u pogledu parametra unešenog slabljenja za kolo baluna i prilagođenje impedanse. Ovaj rezultat se može smatrati očekivanim. Provodne linije spregnutih induktivnosti van čipa su deblje, pa zbog toga imaju manju otpornost. Pored same konfiguracije spregnutih induktivnosti na štampanoj pločici, u sistemu figurišu i električni parametri bond žica, sa kojima je čip vezan na štampanu ploču. To nije slučaj kod konfiguracije razmatranog kola unutar RF čipa. Unešeno slabljenje se odnosi samo na spregnute induktivnosti, ali bez parazitskog uticaja bond žica. Predloženi dizajn spregnutih induktivnosti u tehnologiji tankih filmova, je tačniji i tome još povoljniji sa stanovišta unešenog slabljenja, jer je taj faktor izostavljen za prvobitnu konfiguraciju unutar RF čipa.

Potrebno je pažljivo planirati dizajn PCB-a, tako da se rezerviš prostor za tanki film, koji je implementiran na dva susedna tanka sloja "prepreg" materijala debljine 50 μm . Taj prostor, u skladu sa zahtevima očuvanja minijaturizacije, treba da se nalazi neposredno ispod RF čipa. Takođe, slojevi tankog filma moraju biti pravilno integrisani u dizajn PCB-a, kako bi se osigurala dobra električna veza, dok se mehanička stabilnost obezbeđuje jednim slojem debljine od 1 mm. Za sve slojeve na PCB pločici se koristi široko rasprostranjen i ekonomičan materijal FR4.

U ovom radu je pokazano da su kola za prilagođenja impedanse u tehnologiji tankih filmova ostvarila bolje performanse u odnosu na one unutar RF čipa. Time postoji dalji interes za istraživanje istog postupka za slične slučajeve.

ZAHVALNICA

Zahvalnost se duguje CUAS - Carinthia University of Applied Sciences u Villach u Austriji, jer su ustupili na korišćenje rezultate simulacija iz programskog paketa Keysight ADS.

LITERATURA

- [1] R. E. Collin, "Foundations for Microwave Engineering," 2nd edition. McGraw-Hill, New York. 1992.
- [2] R. Cavcrely, "CMOS RFIC Design Principles," Artech House, pp. 107–116, Norwood, 2007.
- [3] H. Johnson, M. Graham, "High-Speed Signal Propagation: Advanced Black Magic," Prentice Hall, Upper Saddle River, NJ, 2003.
- [4] B. Razavi, "Fundamentals of Microelectronics," 2nd edition. Wiley 2013
- [5] G. Batistell, J. Sturm, W. Boesch, "CMOS Integrated Duplexer based on Self-Interference Cancellation," Dissertation seminar, CUAS - Carinthia University of Applied Sciences in Austria, Villach, April, 2019.
- [6] J. Sturm, "Matching network", Evaluation Report, Interact - Josef Ressel Center for Integrated CMOS RF Systems and Circuits Design, Villach, Austria, 29. December 2015.
- [7] <https://www.keysight.com/us/en/products/software/pathwave-design-software/pathwave-advanced-design-system.html>, pristupljeno 22.03.2024.

- [8] H. A. Wheller, "Inductance Formulas for Circular and Square Coils," Proc. of the IEEE, Vol. 70, No. 12, December 1982.
- [9] C. Păcurar, "Spiral inductors inductance calculation using CIBSOC software program," UTPress, Cluj-Napoca, 2022.
- [10] <https://advancedmaterialscience.com/electrical-insulation/nema-fr4/> pristupljeno 27.03.2024.
- [11] <https://resources.altium.com/p/fr4> pristupljeno 27.03.2024.
- [12] K. Azar, J.E. Graebner, "Experimental determination of thermal conductivity of printed wiring boards," Twelfth Annual IEEE Semiconductor Thermal Measurement and Management Symposium, pp 169–182, Proceedings - Austin, Texas, USA (5-7 March 1996).
- [13] L. E. Black, "New Perspectives on Surface Passivation: Understanding the Si-Al₂O₃ Interface," Springer International Publishing Switzerland, 2016.
- [14] <https://material-properties.org/polytetrafluoroethylene-ptfe/> pristupljeno 27.03.2024.
- [15] V. Ibrahimović, "PCB transformer as a wideband impedance matching and balun circuit in RFIC circuits," FH Kaernten, Integrated Systems and Circuits Design, Research Lab, Villach, Austria, November 2019.
- [16] T. K. Gupta, "Handbook of Thick and Thin-Film Hybrid Microelectronics," p. 67, John Wiley & Sons, New Jersey, 2003.
- [17] "The Designer's Handbook for DFM" (DFM design for manufacturability), Sierra Circuits Inc., 2022
- [18] <https://www.protoexpress.com/blog/wet-pcb-etching-acidic-alkaline-methods/>, pristupljeno 25.03.2024.
- [19] R. Rückriem, S. Rumbke, E. Loos, "Ion Beam Milling for Structuring of Tunnel-Magneto-Resistance Sensors," Scia Systems GmbH, Germany, White Paper, <https://www.scia-systems.com/applications/white-paper/wp-ibm-tmr-sensors>, pristupljeno 25.03.2024.
- [20] "Leveraging the Precision of Ion Beam Milling Vs. Chemical Etching of Thin Film Circuits," <https://www.semigen.net/resources/3399-sg-tb-ion-beam-final.pdf>, pristupljeno 21.03.2024.
- [21] SemiGen "Thin Film Circuit Guidelines," <https://www.semigen.net/thin-film-design-guidelines-tolerances-when-ion-beam-etching-or-milling-circuits/>, pristupljeno 22.03.2024.
- [22] <https://plotdigitizer.com/app>, pristupljeno 22.03.2024.
- [23] M. Young, The Technical Writer's Handbook. Mill Valley, CA: University Science, 1989.

ABSTRACT

This paper presents a proposal for a new geometry of coupled inductances. Originally they were designed to be inside of the RF chip. It was analyzed to outsource them to the PCB board while preserving the miniaturization and RF characteristics. The result is saving the dimensions of the RF chip of about 30%. This process, with a high degree of correctly manufactured components, is possible if thin film technology is applied, on a multi-layer PCB board. The place of the coupled inductances is directly below the mounting of the chip. Adequate characteristics can be achieved with the widely used FR4 material. In addition to saving space on the RF chip, the advantage of this solution is that the components manufactured in this way would improve the characteristics of the insertion loss of the RF signal.

Keywords—thin film, FR4, ion beam etching, balun, impedance matching circuit

New Configuration of Coupled Inductance Realized by Thin Film Technology

Vedran Ibrahimović, Nebojša Mitrović, Miloljub Luković